

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年 5月23日
Date of Application:

出願番号 特願2003-146560
Application Number:

[ST. 10/C]: [JP2003-146560]

願人 富士写真フイルム株式会社
Applicant(s):

CERTIFIED COPY OF
PRIORITY DOCUMENT

2004年 6月21日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫

出証番号 出証特2004-3053613

BEST AVAILABLE COPY



【書類名】 特許願

【整理番号】 P043093

【提出日】 平成15年 5月23日

【あて先】 特許庁長官殿

【国際特許分類】 G03B 26/00

【発明者】

 【住所又は居所】 神奈川県足柄上郡開成町宮台 7 9 8 番地 富士写真フイルム株式会社内

 【氏名】 木村 宏一

【特許出願人】

 【識別番号】 000005201

 【氏名又は名称】 富士写真フイルム株式会社

【代理人】

 【識別番号】 100105647

 【弁理士】

 【氏名又は名称】 小栗 昌平

 【電話番号】 03-5561-3990

【選任した代理人】

 【識別番号】 100105474

 【弁理士】

 【氏名又は名称】 本多 弘徳

 【電話番号】 03-5561-3990

【選任した代理人】

 【識別番号】 100108589

 【弁理士】

 【氏名又は名称】 市川 利光

 【電話番号】 03-5561-3990



【選任した代理人】

【識別番号】 100115107

【弁理士】

【氏名又は名称】 高松 猛

【電話番号】 03-5561-3990

【選任した代理人】

【識別番号】 100090343

【弁理士】

【氏名又は名称】 栗宇 百合子

【電話番号】 03-5561-3990

【手数料の表示】

【予納台帳番号】 092740

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0003489

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 透過型光変調素子とその製造方法

【特許請求の範囲】

【請求項 1】 透明基板と、該透明基板上の光透過領域以外の領域に設けられた薄膜の画素駆動回路と、該画素駆動回路によって制御され該画素駆動回路の上に設けられる微小電気機械要素による透過型光変調部とから成ることを特徴とする透過型光変調素子。

【請求項 2】 前記微小電気機械要素による透過型光変調部の少なくとも入射側にマイクロレンズアレイを一体に設け、該マイクロレンズアレイにより、入射光の少なくとも一部は回路基板上の光透過領域及び光変調部に収束されていることを特徴とする請求項 1 記載の透過型光変調素子。

【請求項 3】 絶縁層と第 2 シリコン層とから成る S O I 基板の上に、まず画素駆動回路を形成し、次に該画素駆動回路側を支持した状態で前記 S O I 基板を除去した後、ここに透明基板を接合し、前記画素駆動回路の上に微小電気機械要素による透過型光変調部を形成することを特徴とする透過型光変調素子の製造方法。

【請求項 4】 絶縁層と第 2 シリコン層とから成る S O I 基板の上に、まず画素駆動回路を形成し、次に該画素駆動回路側に透明基板を接合した後、前記 S O I 基板を除去して、ここに新たに微小電気機械要素による透過型光変調部を形成することを特徴とする透過型光変調素子の製造方法。

【請求項 5】 透明基板の上に、薄膜トランジスタ形成プロセスによる画素駆動回路を形成し、次に該画素駆動回路の上に微小電気機械要素による透過型光変調部を形成することを特徴とする透過型光変調素子の製造方法。

【請求項 6】 前記微小電気機械要素による透過型光変調部の少なくとも入射側にマイクロレンズアレイを一体に設け、該マイクロレンズアレイにより、入射光の少なくとも一部は回路基板上の光透過領域及び光変調部に収束されていることを特徴とする請求項 3 ～ 5 のいずれか 1 項記載の透過型光変調素子の製造方法。

【発明の詳細な説明】

【0 0 0 1】**【発明の属する技術分野】**

本発明は、フォトリソグラフィ工程に使用されるオンデマンドのデジタル露光装置、デジタル露光による画像形成装置、プロジェクタ等の投影表示装置、ヘッドマウントディスプレイ等のマイクロディスプレイ装置などに搭載される1次元又は2次元の光変調素子アレイに関する。

【0 0 0 2】**【従来技術】**

この分野における公知の文献としては、特許文献1～特許文献3を挙げることができる。

【0 0 0 3】**【特許文献1】**

特開平10-39239号公報

【特許文献2】

特開2002-214543号公報

【特許文献3】

特表平9-510797号公報

【特許文献4】

特開平7-311391号公報

【0 0 0 4】

このうち、特に特許文献1記載の発明は、実質的な開口率を低下することなく、基板上にシャッタの駆動回路等を設けることを可能とするもので、特長的な発明と言える。そのために微小電気機械要素による光変調部（マイクロマシン技術により形成された微小電気機械式要素をMEM（Micro Electro Mechanicalの略）と言い、以後、MEM光変調部と呼ぶ。）に、光を集光するマイクロレンズと、マイクロレンズで集光された光が入射され、光を通過させる貫通孔を備えた基板と、基板に設けられ、貫通孔に入射された光の通過・非通過を制御するシャッタとを備えるようにしている。

このようにすることにより、開口率を低下させることなく、貫通孔の開口部の

基板表面全体に占める割合を従来のものより低くでき、基板上に駆動回路等を設けるためのスペースを確保することができ、またシャッタの移動距離を小さくすることができ、静電引力によるシャッタ開閉動作を容易に行うことができる。

したがって、より簡単な工程により製造可能で、かつ誤動作が少ない空間光変調素子を得ることができ、そしてこの空間光変調素子を用いればスクリーン上にコントラストの高い画像等を結像することができるものである。

【0005】

また、特許文献2記載の発明は、光透過性基板と、接合層によって基板に固定され、導電行ライン及び導電列ラインとによって接続され、ピクセル電極の配列に接続されたトランジスタの固定配列を備えた回路パネルを具備し、各ピクセル電極が少なくとも一つのトランジスタに電氣的に連結され、トランジスタが、絶縁酸化物層上の本質的単結晶シリコン材料の層で形成され、更に、該回路パネルの本質的単結晶シリコン材料の表面によって形成された第1のパネルと該第1のパネルに平行な第2のパネルにおける対向電極との間に液晶材料を設け、該ピクセル電極が第1のパネルと光透過性基板との間に位置付けられて、電極の各々によって生成され、該液晶材料に加えられる電場又は信号が、液晶材料の光学特性を変更するようにしたものである。

【0006】

さらに、特許文献3記載の発明は、アクティブ・マトリックス・ディスプレイを製造する方法であって、第一基板上の半導体層を用いてトランジスタ回路の配列を形成させ、この半導体層にピクセル電極領域を限定する開口部を持たせ、該ピクセル電極領域の各々にピクセル電極の配列を形成させ、各ピクセル電極を該トランジスタ回路の1つに電気連結させ、そしてこのトランジスタ回路上に絶縁層を形成し、トランジスタと絶縁層各々の上に光遮光材料を形成し、トランジスタ回路、画素電極配列、光遮光層を該第一基板から第二基板上に転写する方法である。また、第一基板はSOI基板であり、透明基板に回路を転写し、Si基板をエッチングにより除去するようにしている。

【0007】

また、特許文献4記載の発明は、電界効果電子移動度に優れた高性能の単結晶

シリコン基板の透過型LCD装置の製造方法で、それは単結晶シリコン基板上の画素開口部を形成しようとする領域に多結晶部のエピタキシャル層を形成し、該単結晶シリコン基板上のその他の領域に単結晶部のエピタキシャル層を形成する第1工程と、前記単結晶部のエピタキシャル層にスイッチングトランジスタ部および駆動用周辺回路部を形成するとともに、エッチングによって前記多結晶部のエピタキシャル層を除去する第2工程と、前記多結晶部のエピタキシャル層を除去した部分に透光性の樹脂からなる埋込層を形成した後、該埋込層上に画素電極部を形成する第3工程と、画素電極部を形成した単結晶シリコン基板の表面に高平坦度の台ガラスを貼り合わせて接着保持する第4工程と、前記単結晶シリコン基板の裏面側から研削および研磨を行い、さらに必要に応じてエッチングを行って、前記埋込層の裏面を露出させるとともに、単結晶部のエピタキシャル層からなる単結晶シリコン架台を形成する第5工程と、透明接着剤によって前記単結晶シリコン架台の裏面側を色フィルター基板または下側ガラス基板に貼り合わせる第6工程とからなるものである。

【0008】

【発明が解決しようとする課題】

しかしながら、特許文献1記載の発明では、不透明基板（例えばSi基板）に光透過のための開口部（貫通孔）を設ける構成であるので、微細化、集積性に制限があるし、またプロセスが複雑になりコストが高くなるという欠点があった。

【0009】

また、特許文献2記載の発明は液晶素子を用いているため、バックライトからの光を偏光板やフィルターの多数層に透過させるため、光利用効率が低下する問題があった。また、二枚の基板間に液晶を封入し、配向させなければならないことも相まって、大面積化が困難であり、更に、配向した液晶分子に光を透過させるため視野角度が狭くなる欠点、応答性の遅いなどの欠点があった。

【0010】

さらに、特許文献3記載の発明も同じく、液晶素子を用いているため、上記欠点が当てはまる。さらに、開口部に画素電極を形成するため、製作の自由度がなく、製作が困難となる。特に、後述のマイクロレンズアレイを用いる場合には、

製作が困難となった。また、光遮光層や画素電極が必須構成となるため、製造工程が複雑化し、コスト高に繋がった。

【0011】

そして、特許文献4記載の発明も同じく、液晶素子を用いているため、上記欠点が当てはまる。さらに、単結晶部のエピタキシャル層からなる単結晶シリコン架台を形成する第5工程と、透明接着剤によって前記単結晶シリコン架台の裏面側を色フィルター基板または下側ガラス基板に貼り合わせる第6工程とが必要となるため、製造工程が複雑化し、コスト高となった。

【0012】

本発明はこれらの課題を解決するもので、本発明の目的はSi基板に貫通孔を設ける必要のない、したがって微細化および集積性に制限のない、簡単なプロセスで上記と同じ機能で安価で高性能の透過型光変調素子とその製造方法を提供することにある。

【0013】

【課題を解決するための手段】

上記課題を解決するため、請求項1記載の透過型光変調素子の発明は、透明基板と、該透明基板上の光透過領域以外の領域に設けられた薄膜の画素駆動回路と、該画素駆動回路によって制御され該画素駆動回路の上に設けられる微小電気機械要素による透過型光変調部とから成ることを特徴とする。

このような構成により、透過型光変調部を備える基板全体が透明な物質で支持されているので、公知文献1に記載のようなSi基板（不透明基板）に貫通孔を設ける必要が無くなり、微細化および集積性に制限のない、簡単なプロセスで同じ機能の透過型光変調素子が得られることとなる。

【0014】

また、請求項2記載の発明は、請求項1記載の透過型光変調素子において、前記微小電気機械要素による透過型光変調部の少なくとも入射側にマイクロレンズアレイを一体に設け、該マイクロレンズアレイにより、入射光の少なくとも一部は回路基板上の光透過領域及び光変調部に収束されていることを特徴とする。

このような構成により、微細化および集積性に制限のない、同じ機能の透過型

光変調素子にさらに集光性を良くすることができる。

【0015】

そして、請求項3記載の透過型光変調素子の製造方法の発明は、絶縁層と第2シリコン層とから成るSOI基板の上に、まず画素駆動回路を形成し、次に該画素駆動回路側を支持した状態で前記SOI基板を除去した後、ここに透明基板を接合し、前記画素駆動回路の上に微小電気機械要素による透過型光変調部を形成することを特徴とする。

このような構成により、光変調部を備える基板全体を透明な物質で支持することで、公知文献1に記載のようなSi基板（不透明基板）に貫通孔を設ける必要の無い、微細化および集積性に制限のない透過型光変調素子を簡単なプロセスで得られることが可能となる。

【0016】

さらに、請求項4記載の透過型光変調素子の製造方法の発明は、絶縁層と第2シリコン層とから成るSOI基板の上に、まず画素駆動回路を形成し、次に該画素駆動回路側に透明基板を接合した後、前記SOI基板を除去して、ここに新たに微小電気機械要素による透過型光変調部を形成することを特徴とする。

このような構成により、請求項3記載の製造方法と同様に、光変調部を備える基板全体を透明な物質で支持することで、公知文献1に記載のようなSi基板（不透明基板）に貫通孔を設ける必要の無い、微細化および集積性に制限のない透過型光変調素子をさらに簡単なプロセスで得られることが可能となる。

【0017】

また、請求項5記載の透過型光変調素子の製造方法の発明は、透明基板の上に、薄膜トランジスタ（Thin Film Transister；以後「TF T」と言う。）形成プロセスによる画素駆動回路を形成し、次に該画素駆動回路の上に微小電気機械要素による透過型光変調部を形成することを特徴とする。

このような構成により、請求項3および4記載の製造方法と同様に、光変調部を備える基板全体を透明な物質で支持することで、公知文献1に記載のようなSi基板（不透明基板）に貫通孔を設ける必要の無い、微細化および集積性に制限のない透過型光変調素子をさらに簡単なプロセスで得られることが可能となる。

【0018】

そして、請求項6記載の発明は、請求項3～5のいずれか1項記載の透過型光変調素子の製造方法において、前記微小電気機械要素による透過型光変調部の少なくとも入射側にマイクロレンズアレイを一体に設け、該マイクロレンズアレイにより、入射光の少なくとも一部は回路基板上の光透過領域及び光変調部に収束されていることを特徴とする。

このような構成により、微細化および集積性に制限のない、集光性の良い透過型光変調素子を簡単なプロセスで得られることが可能となる。

【0019】

【発明の実施の形態】

以下、本発明の各実施の形態について図面に基づいて説明する。

〈第1の実施の形態〉

まず、第1の実施の形態について図1および図2に基づいて説明する。

図1および図2は、本発明の第1の実施の形態に係る透過型光変調素子の製造方法で、シリコン回路を裏面からガラス基板に転写するものである。

【0020】

図1(A)において、SOI（シリコンオンインシュレータ）基板を出発基板として用いる。すなわち、SOI基板は、図のように、Si（シリコン）層11の上に、例えばSiO₂（二酸化シリコン）の絶縁層12を設け、さらにその上にSi層13を設けて成るものである。

【0021】

次に、図1(B)において、Si層13を用いて通常の半導体製造プロセスによって画素駆動回路（例えば、CMOS-SRAM）14を形成する。15は透明な絶縁膜で、SiO₂とか窒化膜で作られる。その上の部片20は後に形成されるMEMの下部電極で、画素電極となる。

【0022】

図1(C)において、仮支持体17が透明絶縁膜15およびMEM下部電極20の上に接着される。仮支持体17としては、ガラス、又は樹脂が好適で、接着テープ（図示せず）により貼り合わせる。

【0023】

図1 (D) において、仮支持体17を支持した状態で、Si層11が除去される。除去方法としては、Si層11の電気化学エッチングや、研削・研磨などの方法が用いられる。その他、リフトオフ法によるSi基板の剥離も可能である。例えば、Si層11の上に予めリフトオフ層を形成しておき、図1 (D) において、このリフトオフ層を除去するようにすればよい。

【0024】

図1 (E) において、透明なガラス基板18を除去されたSi層11に代えて接合する。これによって基板全体が透明物質で支持されているので、公知文献1に記載のようなSi基板（不透明基板）に貫通孔を設ける必要が無くなる。

【0025】

図1 (F) において、先に図1 (D) において支持させた仮支持体17、および接着テープを剥離する。剥離後、ここにMEMを形成するので、表面をきれいに洗浄する。

【0026】

図1 (G) において、MEM光変調部を形成する。すなわち、20は下部電極（画素電極）、21は光学スペーサ、22は犠牲層、23は可動膜、24は上部電極〔共通電極〕、25はハーフミラーである。

下部電極20としてはアルミ、アルミ合金、Moなどの金属やポリシリコン、金属シリサイド、光学スペーサ21としてはSiN、MgF₂などの透明な誘電体、犠牲層22としてはSiO₂、PSG、BPSG、SOGなどガラス材、可動膜23としてはSiN、上部電極24としてはアルミ、アルミ合金などの金属やポリシリコン、金属シリサイド、ハーフミラー25としては金属酸化膜の誘電体多層膜であるが、もちろんこれに限るものではない。

【0027】

図1 (H) において、犠牲層22をエッチング除去して、MEM基板が完成する。

MEM光変調部は、下部電極20と、これと可動膜23との間に空隙をつくるために介在する絶縁性支柱（図示なし）と、絶縁性支柱の上にそれぞれ橋絡延設

される可動膜 23 と、可動膜 23 の上にそれぞれ延設される上部電極（可動部電極）24 と、空隙に配置される多層膜 25 とから構成されている。そこで下部電極 20 と上部電極（可動部電極）24 との間に電圧が与えられることにより、可動膜 23 が空隙内を可動して、光を透過させることができる。ここに用いられる MEM 光変調素子としては、干渉型やメカシャッタが適用可能であるが、その他の方式の MEM 光変調素子においても適用可能である。

【0028】

以上のように、第 1 の実施の形態によれば、まず、SOI 基板の上に画素駆動回路を形成し、その後、不透明な Si 層を除去して、代わりに透明なガラス基板に置き替え、画素駆動回路の上に MEM 光変調部を形成するものであり、MEM 光変調部を備える基板全体が透明物質で支持されているので、公知文献 1 に記載のような Si 基板（不透明基板）に貫通孔を設ける必要が無くなり、微細化および集積性に制限のない、簡単なプロセスで同じ機能の透過型光変調素子が得られる。

【0029】

さらに、用途によっては、MEM 光変調部の上にマイクロレンズアレイ（MLA）基板を接合することも考えられる。このために、図 1（I）のステップが設けられる。図 1（I）において、周囲にスペーサ 27 を設けてその上に MLA 基板 28 が取り付けられ、希ガスを封入した後、封止される。

その後、ダイシングして、電極をボンディングし、実装してこの第 1 の実施の形態は完了する。

【0030】

なお、SOI 基板において、透明基板貼り合わせ型の SOI 基板（透明基板は通常は石英基板やガラス基板など）を導入すれば、直接形成が可能となる。

ガラス基板の材質、接合の工程順は、MEM 光変調部のプロセス温度などに依る。

ダイシングは、犠牲層除去の前でも良い。

MEM 光変調素子基板と MLA 基板との接合は、MEM 光変調部の開口面積を大きくすることにより、アライメント精度の許容度を下げることが可能となる。

【0031】

〈第2の実施の形態〉

つぎに、第2の実施の形態について図3および図4に基づいて説明する。

図3および図4は、本発明の第2の実施の形態に係る透過型光変調素子の製造方法で、シリコン回路を表面からガラス基板に転写するものである。

【0032】

図3（A）において、SOI（シリコンオンインシュレータ）基板を出発基板として用いる。すなわち、SOI基板は、図のように、Si（シリコン）層11の上に、例えばSiO₂（二酸化シリコン）の絶縁層12を設け、さらにその上にSi層13を設けて成るものである。

【0033】

次に、図3（B）において、Si層13を用いて通常の半導体製造プロセスによって画素駆動回路14を形成する。15は透明な絶縁膜で、SiO₂とか窒化膜で作られる。その上の部片20は後に形成されるMEMの下部電極で、画素電極となる。

【0034】

図3（C）において、ガラス基板32が透明絶縁膜15およびMEM下部電極20の上に保護膜または接着層31を介して接合される。

【0035】

図3（D）において、Si層11が除去される。除去方法としては、Si層11の電気化学エッチングや、研削・研磨などの方法が用いられる。その他、リフトオフ法によるSi基板の剥離も可能である。例えば、Si層11の上に予めリフトオフ層を形成しておき、このリフトオフ層を除去するようにすればよい。

【0036】

図3（E）において、図3（D）の状態からガラス基板32を下にして、絶縁層12側を上にする。その後、ここにMEMを形成するので、表面をきれいに洗浄する。

【0037】

図4（F）において、MEM光変調部を形成する。すなわち、20は下部電極

、21は光学スペーサ、22は犠牲層、23は可動膜（例えば、SiN）、24は上部電極〔共通電極〕、25はハーフミラー（多層膜）である。

【0038】

図4（G）において、犠牲層22を除去して、MEM基板が完成する。

以上のように、第2の実施の形態によれば、まず、SOI基板の上に画素駆動回路を形成し、その後、透明なガラス基板を設けて不透明なSi層を除去し、画素駆動回路の上にMEM光変調部を形成するものであり、MEM光変調部を備える基板全体が透明物質で支持されているので、公知文献1に記載のようなSi基板（不透明基板）に貫通孔を設ける必要が無くなり、微細化および集積性に制限のない、簡単なプロセスで同じ機能の透過型光変調素子が得られる。

第2の実施の形態が第1の実施の形態と異なる点は、画素駆動回路の天と地が逆になるだけであり、これによって仮支持体の接着・剥離工程が省略できる。

【0039】

さらに、用途によっては、MEM光変調部の上にMLA基板を接合することも考えられる。このために、図4（H）のステップが設けられる。図4（H）において、周囲にスペーサ27を設けてその上にMLA基板28が取り付けられ、希ガスを封入した後、封止される。

その後、ダイシングして、電極をボンディングし、実装してこの第2の実施の形態は完了する。

【0040】

〈第3の実施の形態〉

つぎに、第3の実施の形態について図5に基づいて説明する。

図5は、本発明の第3の実施の形態に係る透過型光変調素子の製造方法で、ガラス基板の上に直接高温ポリ・シリコンTFTを形成するものである。ポリ・シリコンTFTは移動度が高く、駆動回路などの高速回路を形成できる。

【0041】

図5（A）において、石英基板51を用いる。

【0042】

次に、図5（B）において、石英基板51の上に高温poly-Si・TFT

を形成する。

【0043】

さらに、図5 (C) において、高温 $\text{poly-Si} \cdot \text{TFT}$ の上にMEM光変調部を形成する。すなわち、20は下部電極、21は光学スペーサ、22は犠牲層、23は可動膜（例えば、 SiN ）、24は上部電極 [共通電極]、25はハーフミラー（多層膜）である。

【0044】

図5 (D) において、犠牲層22を除去して、MEM基板が完成する。

以上のように、第3の実施の形態によれば、ガラス基板の上に直接高温ポリ・シリコンTFTを形成するもので、工程の大幅な省略ができる。

しかも、第1および第2の実施の形態と同じく、MEM光変調部を備える基板全体が透明物質で支持されているので、公知文献1に記載のようなSi基板（不透明基板）に貫通孔を設ける必要が無くなり、微細化および集積性に制限のない、簡単なプロセスで同じ機能の透過型光変調素子が得られる。

【0045】

さらに、用途によっては、MEM光変調部の上にマイクロレンズアレイ (MLA) 基板を接合することも考えられる。このために、図5 (E) のステップが設けられる。図5 (E) において、周囲にスペーサ27を設けてその上にMLA基板28が取り付けられ、希ガスを封入した後、封止される。

その後、ダイシングして、電極をボンディングし、実装してこの第3の実施の形態は完了する。

【0046】

その他、低融点ガラス基板と低温 $\text{poly-si} \cdot \text{TFT}$ (高移動度トランジスタ) との組み合わせでも良い。

また、低温 $\text{poly-si} \cdot \text{TFT}$ に代えてCGSやレーザアニール等を用いても良い。特に、CGS (連続結晶粒シリコン、Continuous Grain Silicon) は、特開平6-244103号公報に記載されているように、非晶質Si膜 (アモルファスシリコン膜: 以下a-Si膜と略す) の表面にNi (ニッケル) 等のある種の金属元素を微量に堆積させ、その後に加熱する

ことにより得られる結晶性に優れたSi膜のことで、その移動度がポリ・シリコンTFETと比べて高く、結晶シリコンに近い高速性に優れた電気特性を有している。

【0047】

図6は前述のSOI基板によるCMOS回路のより詳しい具体的な製造プロセスの1例を示す。

A) は出発基板として公知のSOI基板 (Silicon on Insulator) 60を用いる。SOI基板60はSi基板60a上にSiO₂等の絶縁層60bが形成され、その上に結晶Si又は結晶Siと同程度のSi薄膜層60cが形成されたものである。SOI基板60は種々の製法により得られるが、代表的な製法としては再結晶化法、エピタキシャル成長法、絶縁膜埋め込み法 (SIMOX、FIPOS等)、貼り合せ法等が知られており、何れも使用可能である。

絶縁膜60bの厚さは200nm～2μm、Si薄膜層60cの厚さは100nm～数十μm程度が可能であるが、CMOS回路形成用としてのSi薄膜層60cの厚さは100nm～500nm程度が好適である。

なお、このようなSOI基板60によるCMOS回路は、従来のバルクSi基板によるCMOS回路に比べ、高速応答性、高耐圧性、高集積性に優れる特徴を有する。

【0048】

B) ではトランジスタ素子の横方向の分離のため、熱酸化処理により半導体基板の一部を選択的に酸化させるLOCOS法を用いて素子の分離領域にフィールド酸化膜61を形成する。

【0049】

C) ではSi領域に不純物イオンB⁺、P⁺をそれぞれ注入し、p型Si半導体62p、n型Si半導体領域62nを形成する。

【0050】

D) では前記のp型Si半導体62p、n型Si半導体62n領域上にゲート酸化膜 (SiO₂) 63aを熱酸化等により形成した後、poly-Si膜をC

VD等により成膜し、RIE等によりパターンニングしてゲート電極63bを形成する。その後、絶縁膜(SiO₂)をCVDにより成膜し、RIE等によりゲート電極の両サイドにサイドウォール63cを形成する。

【0051】

次に、E)では、サイドウォールを利用したセルフアラインにより、p型Si半導体、n型Si半導体領域に高濃度の不純物イオンP⁺、B⁺をそれぞれ注入し、各々、n⁺型Si半導体、p⁺型Si半導体からなるソース領域64s、ドレイン領域64dを形成する。その後、後述する金属配線層との電気的な接続を確実にするため、ゲート電極、ソース、ドレイン領域の上部にシリサイド層を形成する(図示せず)。これにより、それぞれ、n型MOS-FET(65n)、p型MOS-FET(65p)が形成される。

【0052】

次に、F)では、CVD等により成膜された層間絶縁膜(PSG、BPSG、シリコン窒化膜など)66を介してゲート電極、ソース、ドレイン領域に各々接続された金属配線(アルミなど)67が形成される。

【0053】

なお、G)のように、層間絶縁膜66と金属配線67は回路構成や集積度に応じて層間絶縁膜66'と金属配線67'のように積層されてもよい。

以上のようにして、所望のCMOS回路が形成され、後述するMEM光変調素子を制御、駆動する回路となる。

【0054】

図7は図6の駆動回路及び配線回路の上にMEM光変調部を形成するプロセスを簡単に説明する図である。

まず、駆動回路及び配線回路の上部にMEM光変調部の下地となる絶縁膜(SiO₂等)71をCVD等により設ける。その後、駆動回路の出力配線とMEM光変調素子の駆動電極を接続するためのコンタクトホール72(図I)設け、金属73を埋め込む。なお、平坦性を高めるために必要に応じて絶縁膜及び埋め込み金属層をCMP等により平坦化する。

【0055】

I) では、MEM光変調素子を形成する。

H) では、前記の駆動回路及び配線回路の上部にMEM光変調部の下地となる絶縁膜 (S i O₂ 等) 7 1 をCVD等により設ける。その後、駆動回路の出力配線とMEM光変調素子の駆動電極を接続するためのコンタクトホール7 2 (図 I) 設け、金属7 3 を埋め込む。なお、平坦性を高めるために必要に応じて絶縁膜及び埋め込み金属層をCMP等により平坦化する。

【0 0 5 6】

I) では、MEM光変調素子を形成する。

MEM光変調素子は目的に応じて様々な構造、方式がある。実施例ではC o m b (櫛歯) 型駆動による機械式光シャッタのMEM光変調素子を示す (なお、櫛歯型駆動による機械式光シャッタ自体の詳細は後述。)。櫛歯型駆動による機械式光シャッタのMEM光変調素子は、固定電極7 4 と、一部が支持された可動電極7 5 を含む可動部7 6 より構成され、さらに可動電極7 5 は遮光部7 5 a と開口部7 5 b とからなる。また、7 6 は保護膜である。固定電極7 4 と可動電極7 5 は、下地の駆動回路の出力に各々接続され、固定電極7 4 と可動電極7 5 との間の電圧印加により可動部7 6 が基板と水平な方向に変位する。この変位動作により可動電極7 が図の右側へ変位すれば開口部7 5 b に入射光Lが入るので透過し (a)、また可動電極7 が図の左側へ変位すれば遮光部7 5 a に入射光Lが当たるので遮光する (b)。このようにしてして光変調を行う。

【0 0 5 7】

ここで、MEM光変調素子は、下部駆動回路上に形成されてもよく、また下部駆動回路以外の上に形成されてもよい。但し、光変調領域は下部駆動回路以外の領域 (透明領域) に設けられ、駆動回路が入射光を遮ることはない。

製法としては、先ず、エッチング保護層となるS i N膜をCVDで成膜し、その上に犠牲層となるS i O₂ (又はP S G、B P S G、S O Gなど) をCVD等により成膜する。

その後、固定電極形成領域をエッチングにより除去する。

次に、固定電極及び可動部 (可動電極を含む) となるp o l y - S i 層をCVDにより成膜する。

その後、フォトリソ・エッチングにより、 poly-Si 層をパターンニングし、所望形状の固定電極と可動部（可動電極を含む）を形成する。

最後に、犠牲層（ SiO_2 等）をHF等でエッチング除去してMEM光変調素子を形成する。なお、犠牲層除去後の乾燥工程で可動部が基板に対して貼り付かないように CO_2 による超臨界乾燥を行うのが好ましい。

【0058】

図8は公知の櫛歯型静電アクチュエータを光シャッタに用いた例である。

本発明の製法により、透明基板（例えばガラス基板、石英基板、サファイア基板など）881（図（2））の上に絶縁層（ SiO_2 等）882を介して駆動回路885を形成する。これは例えば Si プロセスによるトランジスタ回路、特にCMOS回路などで実現できる。層間絶縁膜883、配線回路884、平坦化絶縁膜887などを配置する。この時、駆動回路885、配線回路884などの遮光性部材は光透過部886以外に配置する。光透過部886には絶縁層（例えばシリコン酸化物、シリコン窒化物など）などの透明材料が形成される。

【0059】

駆動回路885及び平坦化絶縁膜887の上部にアクチュエータ部を形成する。

図の実施例は櫛歯型静電アクチュエータによる光シャッタの例で、第1固定電極81、第2固定電極82、可動電極83および可動電極83を基板88に支持する支持部84からなる。

第1固定電極81、第2固定電極82、それに可動電極83は図から見て取れるように、第1固定電極81と可動電極83の各対向辺、および第2固定電極82と可動電極83の各対向辺をそれぞれ櫛型の出入りのある形状に形成し、各櫛部分を接触しないように噛み合わせて成るものである。このようにすることにより、小さな駆動電圧でも有効な駆動力が発生するようになる。

なお、上記可動電極83および可動電極83は、金属、半導体など導電性材料から形成されることが好ましいが、絶縁材料と導電性材料の組合せでもよい。各々の電極は、基板88上の駆動回路885の出力に配線回路884を介して各々接続され、各電極の電位を任意に制御できる。

【0060】

図8は基板88の側（図で下方）から光を入射させた場合である。

この場合は、透明基板881の側に開口部886を有する遮光層884を設け、その開口部886を透過する光路に可動電極83を変位させてその遮光部831か開口部832かのいずれかを合わせることにより、光シャッタ制御を行うものである。

基板側および可動電極側の遮光機能は、光吸収性、光反射性の何れでもよい。好ましくは光反射性が良く、吸収による熱の発生を防止できる。また、光反射性の場合は金属、半導体の他、多層膜ミラーが好ましい。

【0061】

次に、図8の例で動作を説明する。

各電極の電位差を、

$V1$ = 第1固定電極81と可動電極83の電位差

$V2$ = 第2固定電極82と可動電極83の電位差、とした場合、

A) $V1 > V2$ のときは、可動電極83が第1固定電極81側に変位する。

この時、基板側の開口部886は可動電極83の遮光部831と重なり、光Lは遮光される。

B) $V1 = V2$ のときは、可動電極83が第1固定電極81と第2固定電極82の中間で安定となり、この時も、基板側の開口部886は可動電極83の遮光部831と重なり、光Lは遮光される。

C) $V1 < V2$ のときは、可動電極83が第2固定電極82側に変位する。

この時、基板側の開口部886は可動電極83の開口部832と一致し、光Lは透過される。

【0062】

なお、上記は実施例であり、機械式光シャッタの構成、方式、材料、駆動方法などは本発明の主旨に沿う限り何れでもよい。例えば、回転変位可能な遮光膜を回転変位させ、入射光を透過／遮光させるフラップ型なども有効である。

また、実施例では基板88側の光透過部886の光路上に絶縁膜などの透明部材を形成したが、空隙でも良い。この場合は、光透過部886の箇所に絶縁膜の

エッチング等を施すことにより容易に空隙を形成できる。

また、基板と反対側から光を入射してもよい。

【0063】

以上のように、本発明は、透過光路以外の領域に必要な駆動回路や配線回路を形成することにより、透過光路部を透明とすることができる。

従って、従来例のように不透明基板（例えばS i 基板など）に貫通孔を設けて透過光路を透明にすることが無く、工程を簡略化でき、また、駆動回路や変調素子を形成する面積を有効に活用できる。

特に、S O I 基板を出発基板として公知の方法で駆動回路を形成し、その後、駆動回路部を透明基板（例えばガラス基板）に転写することで、透明基板上の任意の場所に容易に半導体駆動回路を設けることが可能である。

また、S O I 基板により形成された駆動回路は、バルクS i 基板により形成された駆動回路に比べ、集積性、高速性、高耐圧性に優れる点も有する。

【0064】

また、透明基板（例えばガラス基板）を出発基板として公知のT F Tによる駆動回路を形成することによっても、透明基板上の任意の場所に容易に半導体駆動回路を設けることが可能である。特にC G Sなどの技術によれば低温プロセスにおいても結晶S i 相当の高移動度T F Tが容易に実現でき、工程を大幅に簡略化でき、さらにガラス基板コストを下げる事が可能である。

【0065】

図9はマイクロレンズアレイ（以下、M L Aと言う）を光変調素子の入射側に設けられた例を示している。

図において、前述の駆動回路（例えばC M O S）を形成して成るS O I 基板88の上に、前述の櫛歯型静電アクチュエータを配置したもので、第1固定電極81と第2固定電極82との間を水平方向に変位できる可動電極83に設けられた開口部832が基板88側の開口部886と一致すれば光L1は透光となり、遮光部831'が基板88側の開口部886'と一致すれば光L2は遮光となる。

この場合、基板88に対して垂直に到来する平行光線が基板88側の各開口部886に集光するようにM L A 92の各凸レンズの数、形状、大きさ、レンズ間

間隔、開口部 886 との距離（スペーサ 91 の高さ）が決められている。

したがって、基板 88 に対して垂直に到来する平行光線のほとんどが基板 88 側の各開口部 886 に集光するようになり、光を有効に利用することが可能となる。

【0066】

【発明の効果】

以上のように、本発明によれば、透過光路以外の領域に必要な駆動回路や配線回路を形成することにより、透過光路部を透明とすることができる。従って、従来例のように不透明基板（例えば Si 基板など）に貫通孔を設けて透過光路を透明にすることが無く、工程を簡略化でき、また、駆動回路や変調素子を形成する面積を有効に活用でき、微細化および集積性に制限のない、簡単なプロセスで同じ機能の透過型光変調素子が得られるようになる。

特に、SOI 基板を出発基板として公知の方法で駆動回路を形成し、その後、駆動回路部を透明基板（例えばガラス基板）に転写することで、透明基板上の任意の場所に容易に半導体駆動回路を設けることが可能である。また、SOI 基板により形成された駆動回路は、バルク Si 基板により形成された駆動回路に比べ、集積性、高速性、高耐圧性に優れる点も有する。

【図面の簡単な説明】

【図 1】

本発明の第 1 の実施の形態に係る透過型光変調素子の製造ステップの前半を説明する図である。

【図 2】

本発明の第 1 の実施の形態に係る透過型光変調素子の製造ステップの後半を説明する図である。

【図 3】

本発明の第 2 の実施の形態に係る透過型光変調素子の製造ステップの前半を説明する図である。

【図 4】

本発明の第 2 の実施の形態に係る透過型光変調素子の製造ステップの後半を説

明する図である。

【図 5】

本発明の第 3 の実施の形態に係る透過型光変調素子の製造ステップを説明する図である。

【図 6】

SOI 基板による CMOS 回路の具体的な製造プロセスの 1 例を示す図である。

【図 7】

図 6 の駆動回路及び配線回路の上に MEM 光変調部を形成するプロセスを説明する図である。

【図 8】

公知の櫛歯型静電アクチュエータを光シャッタに用いた例である。

【図 9】

マイクロレンズアレイを光変調素子の入射側に設けた例を示している。

【符号の説明】

- 11 Si (シリコン) 層
- 12 絶縁層
- 13 Si 層
- 14 画素駆動回路
- 15 透明絶縁膜
- 20 MEM 下部電極 (画素電極)
- 17 仮支持体
- 18 透明なガラス基板
- 21 光学スペーサ
- 22 犠牲層
- 23 可動膜 (例えば、SiN)
- 24 MEM 上部電極 [共通電極]
- 25 ハーフミラー (多層膜)
- 27 スペーサ

- 2 8 マイクロレンズアレイ (MLA) 基板
- 3 1 保護膜または接着層
- 3 2 ガラス基板
- 5 1 石英基板
- 6 0 SOI 基板
- 6 0 a Si 基板
- 6 0 b 絶縁層
- 6 0 c Si 薄膜層
- 6 1 フィールド酸化膜
- 6 2 p p 型 Si 半導体
- 6 2 n n 型 Si 半導体
- 6 3 a ゲート酸化膜
- 6 3 b ゲート電極
- 6 3 c サイドウォール
- 6 4 s ソース領域
- 6 4 d ドレイン領域
- 6 5 n n 型 MOS-FET
- 6 5 p p 型 MOS-FET
- 6 6、6 6' 層間絶縁膜
- 6 7、6 7' 金属配線
- 7 1 絶縁膜
- 7 2 コンタクトホール
- 7 3 金属
- 7 4 固定電極
- 7 5 可動電極
- 7 5 a 遮光部
- 7 5 b 開口部
- 7 6 可動部
- 8 1 第 1 固定電極

8 2 第 2 固定電極

8 3 可動電極

8 3 1 遮光部

8 3 2 開口部

8 4 支持部

8 8 基板

8 8 1 透明基板

8 8 2 絶縁層

8 8 3 層間絶縁膜

8 8 4 配線回路

8 8 5 駆動回路

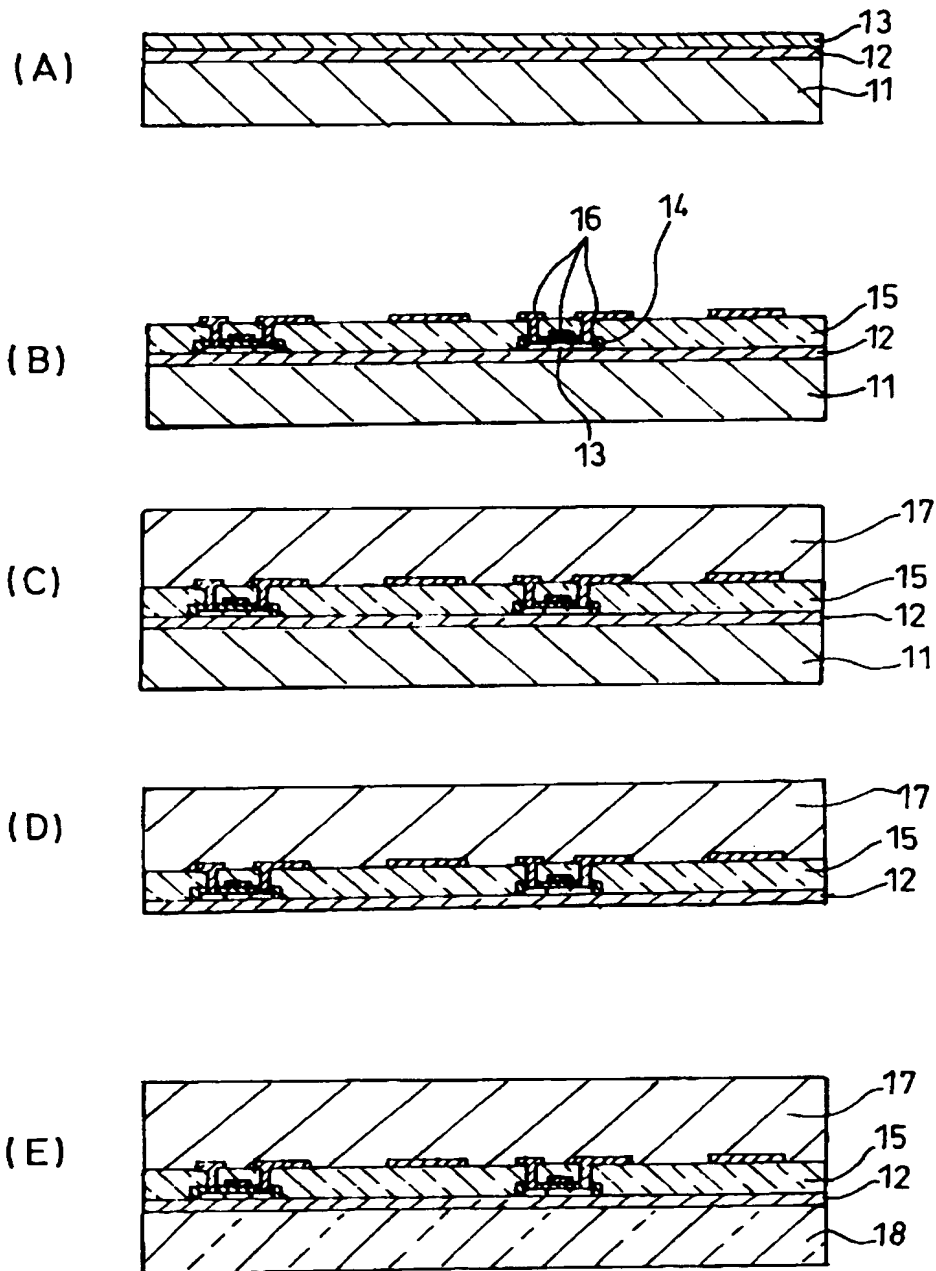
8 8 6 光透過部（開口部）

8 8 7 平坦化絶縁膜

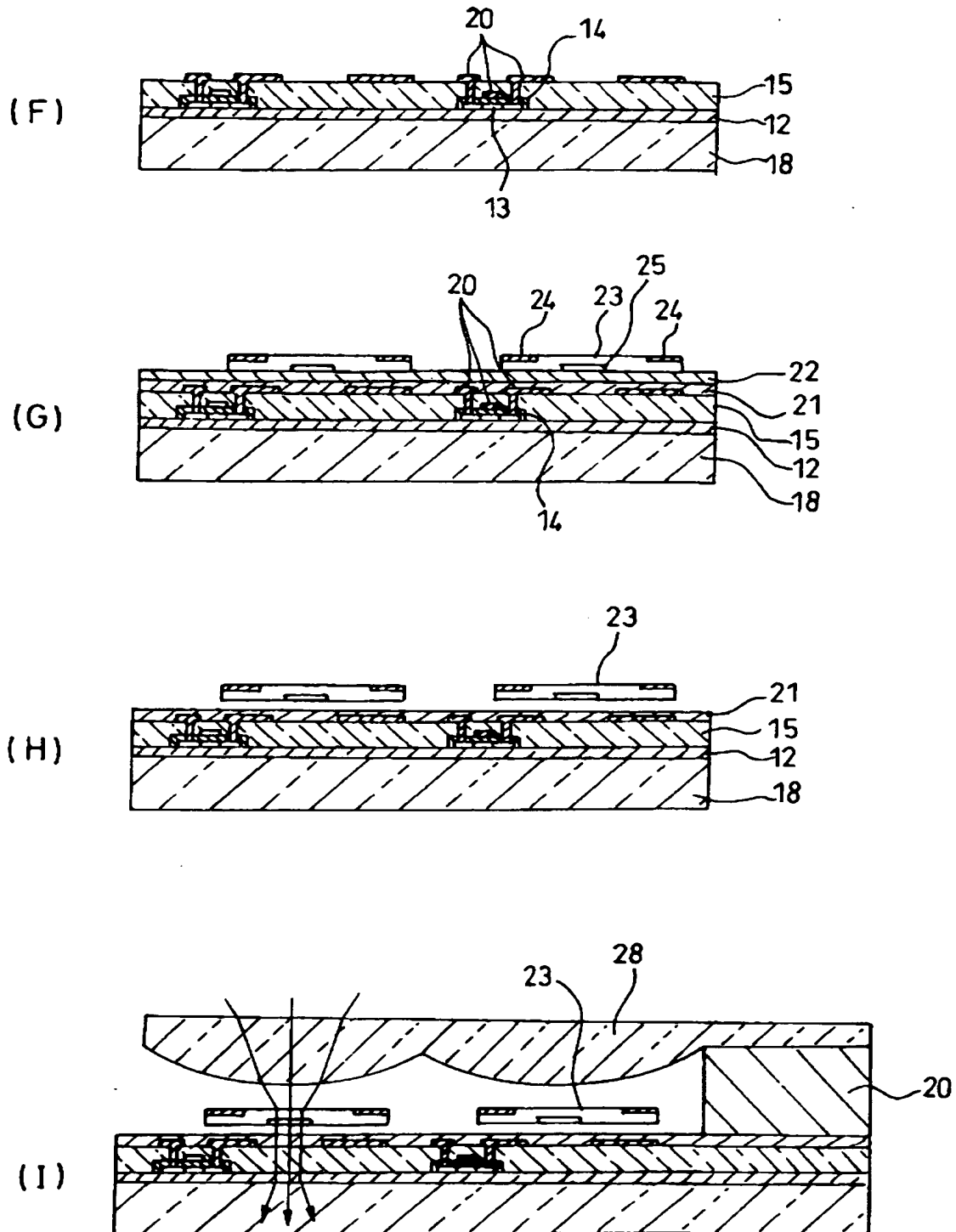
【書類名】

図面

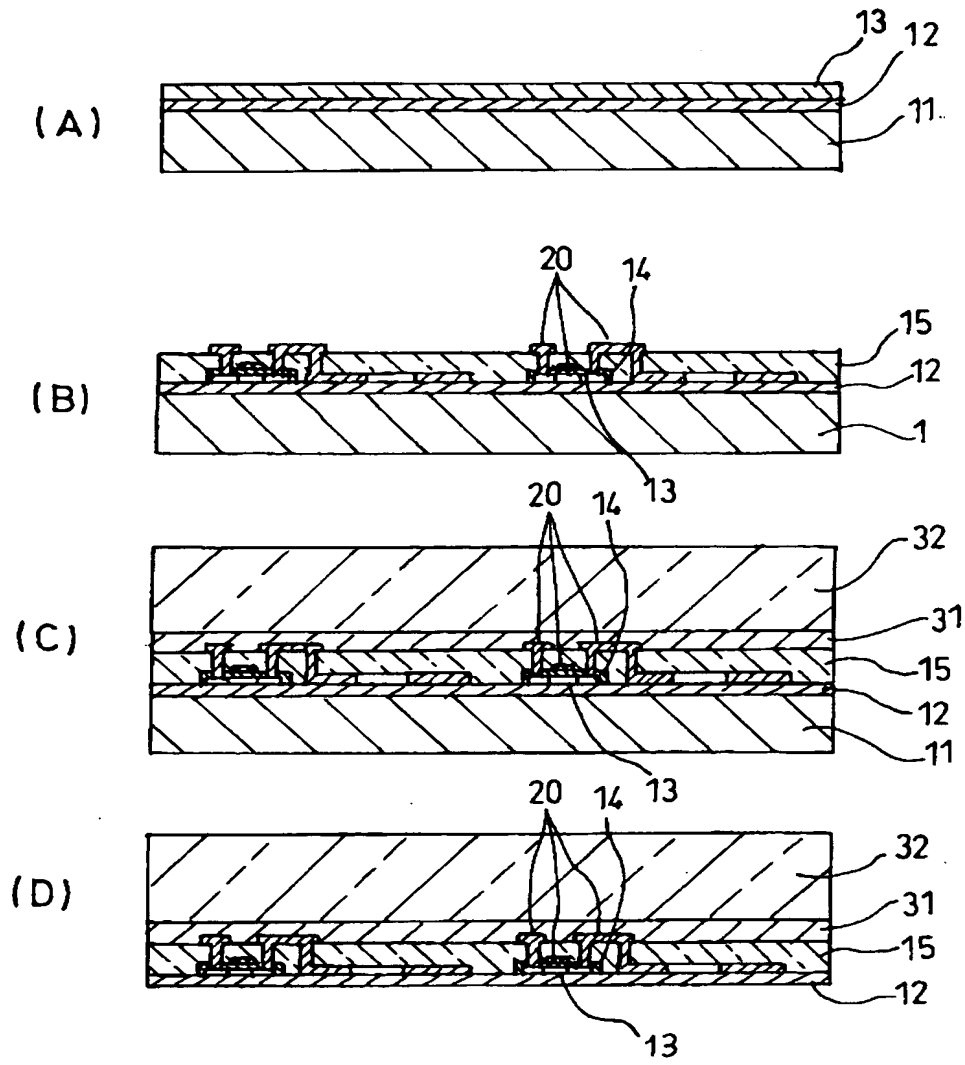
【図 1】



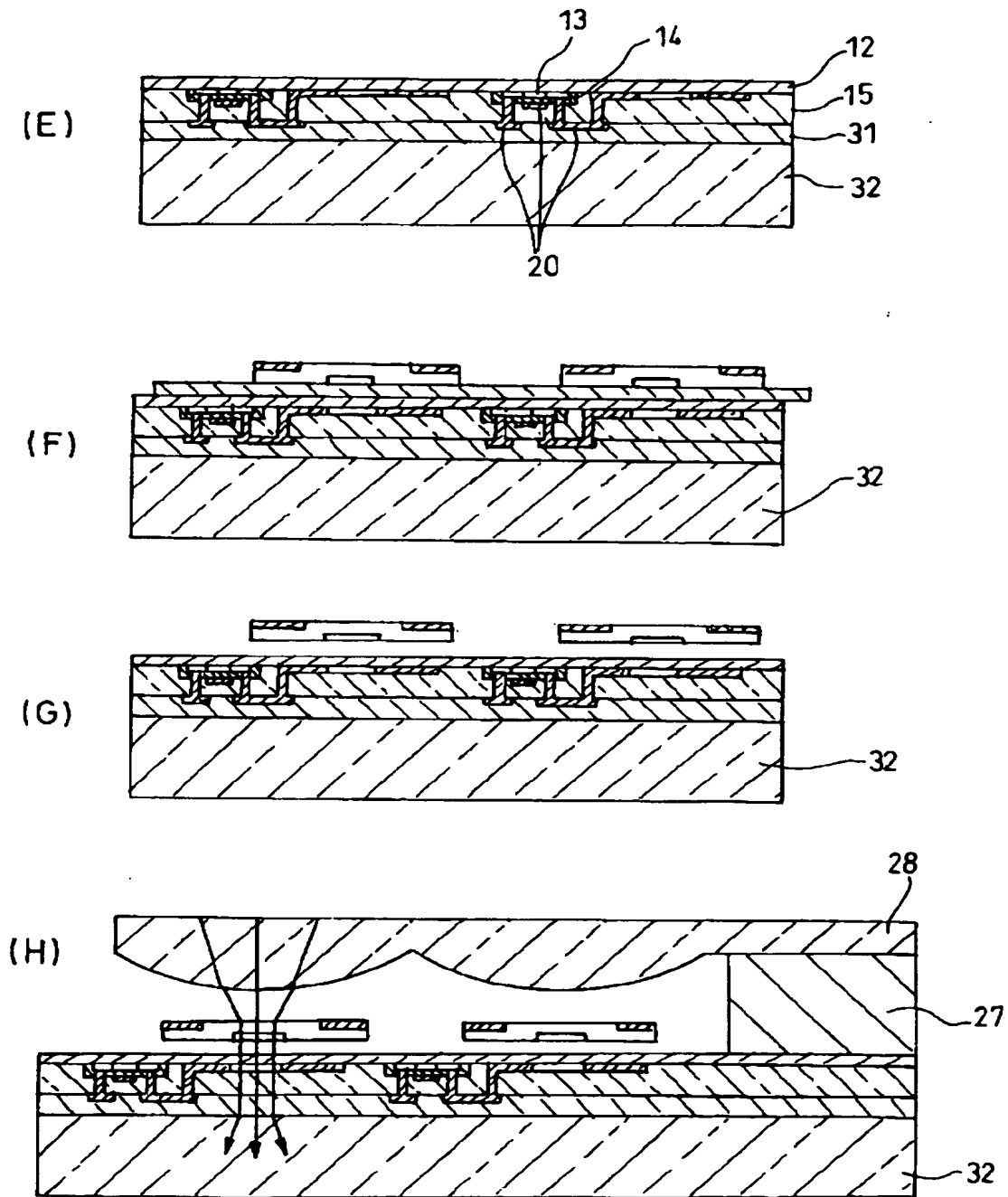
【図 2】



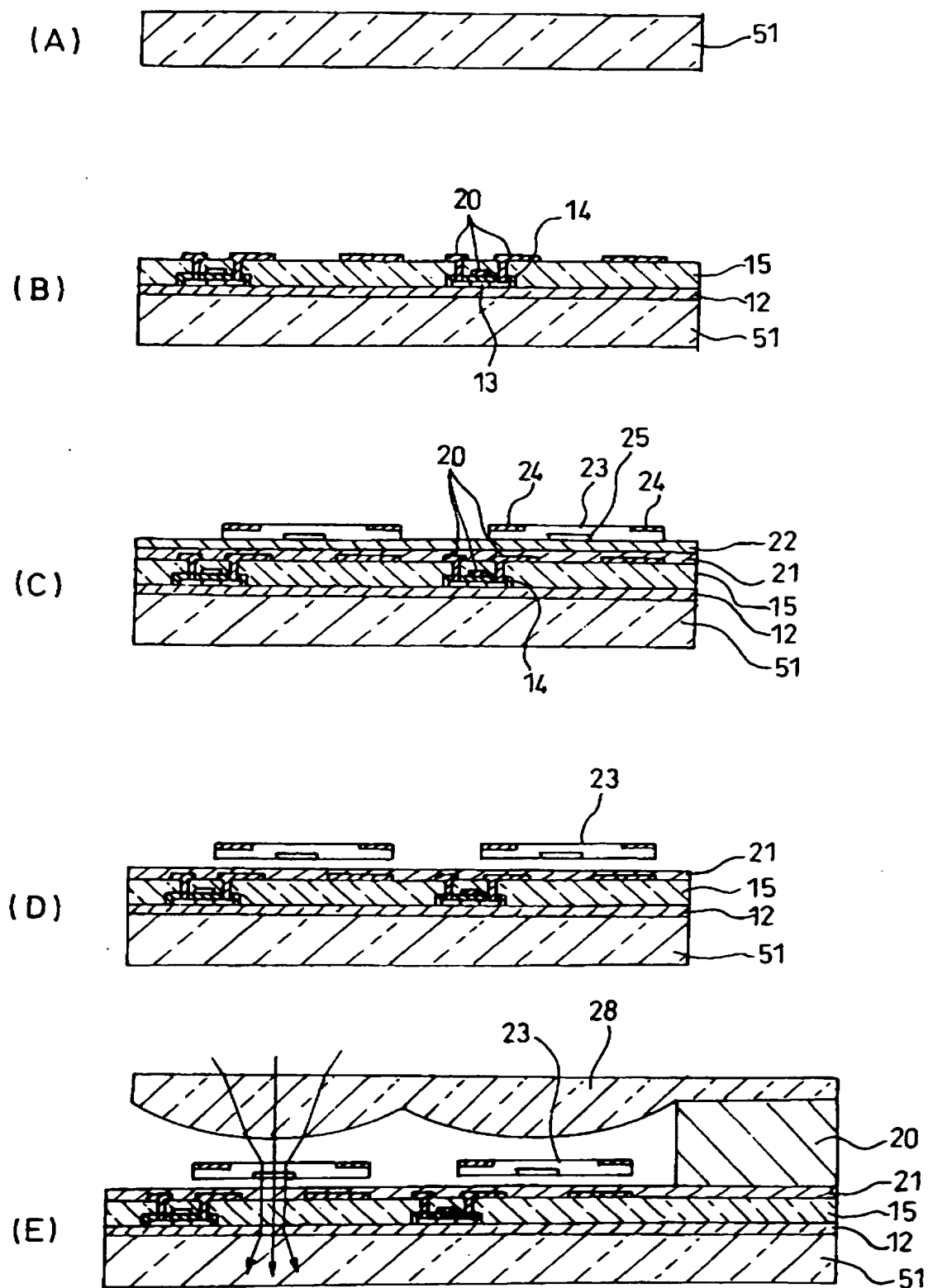
【図 3】



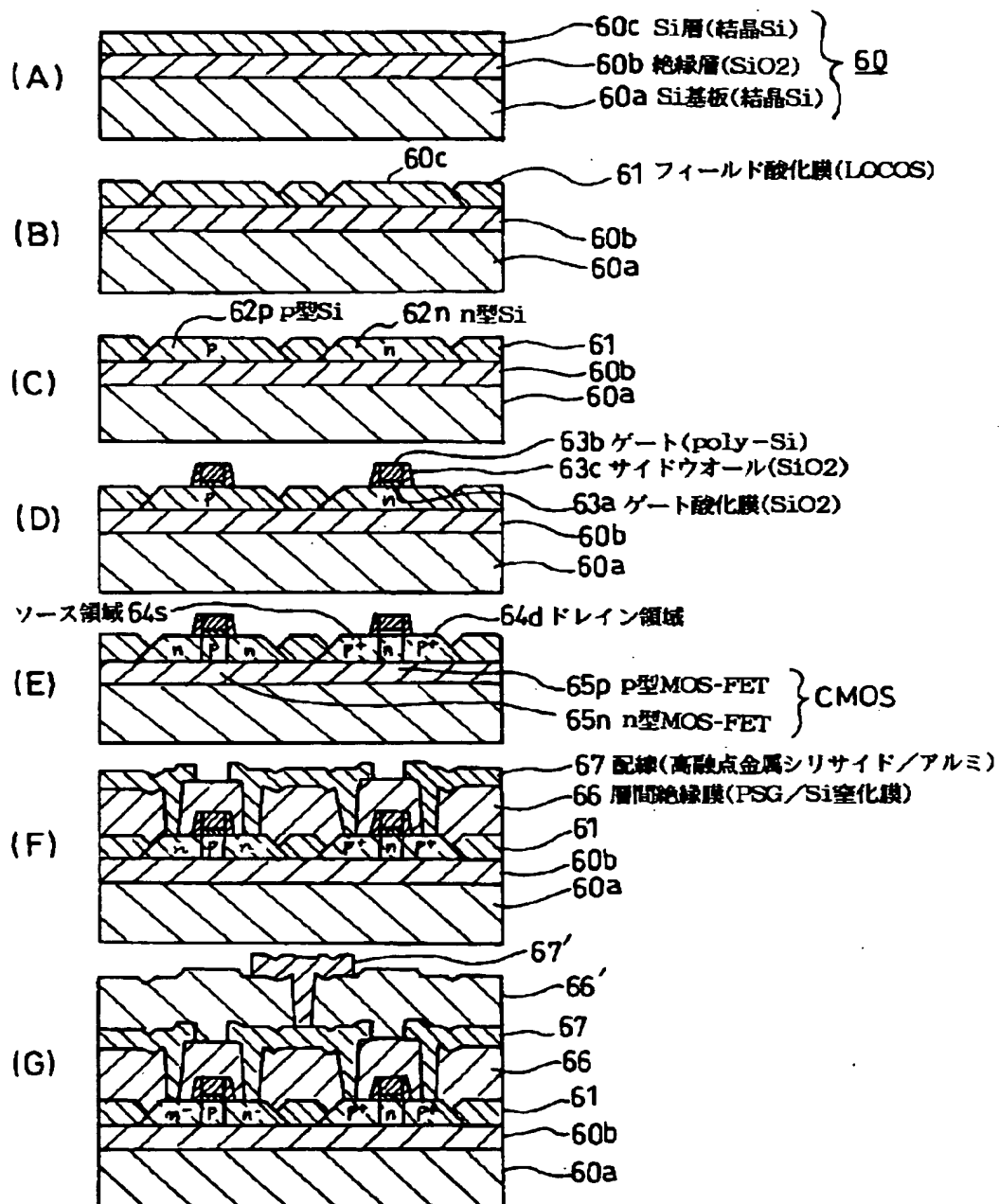
【図 4】



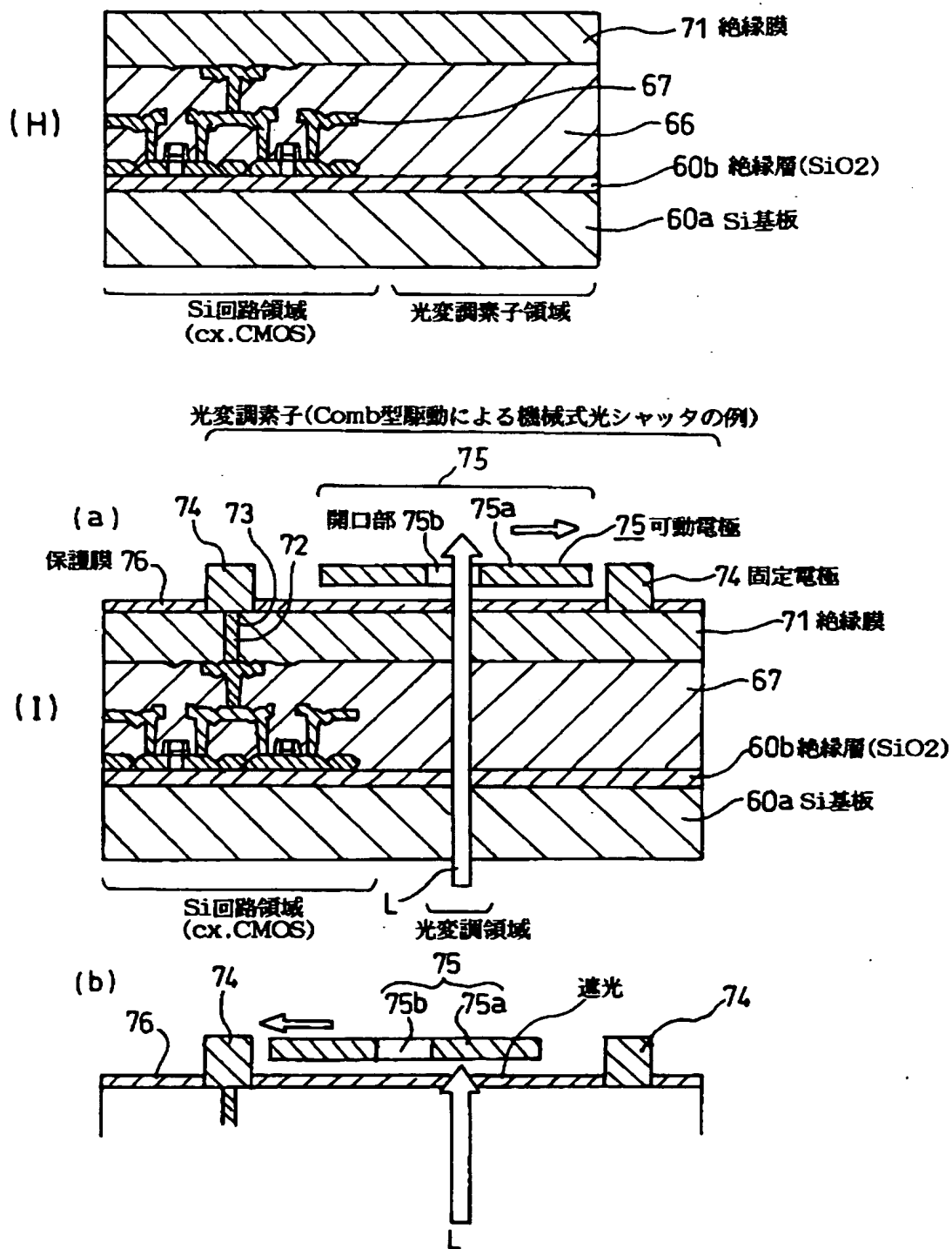
【図 5】



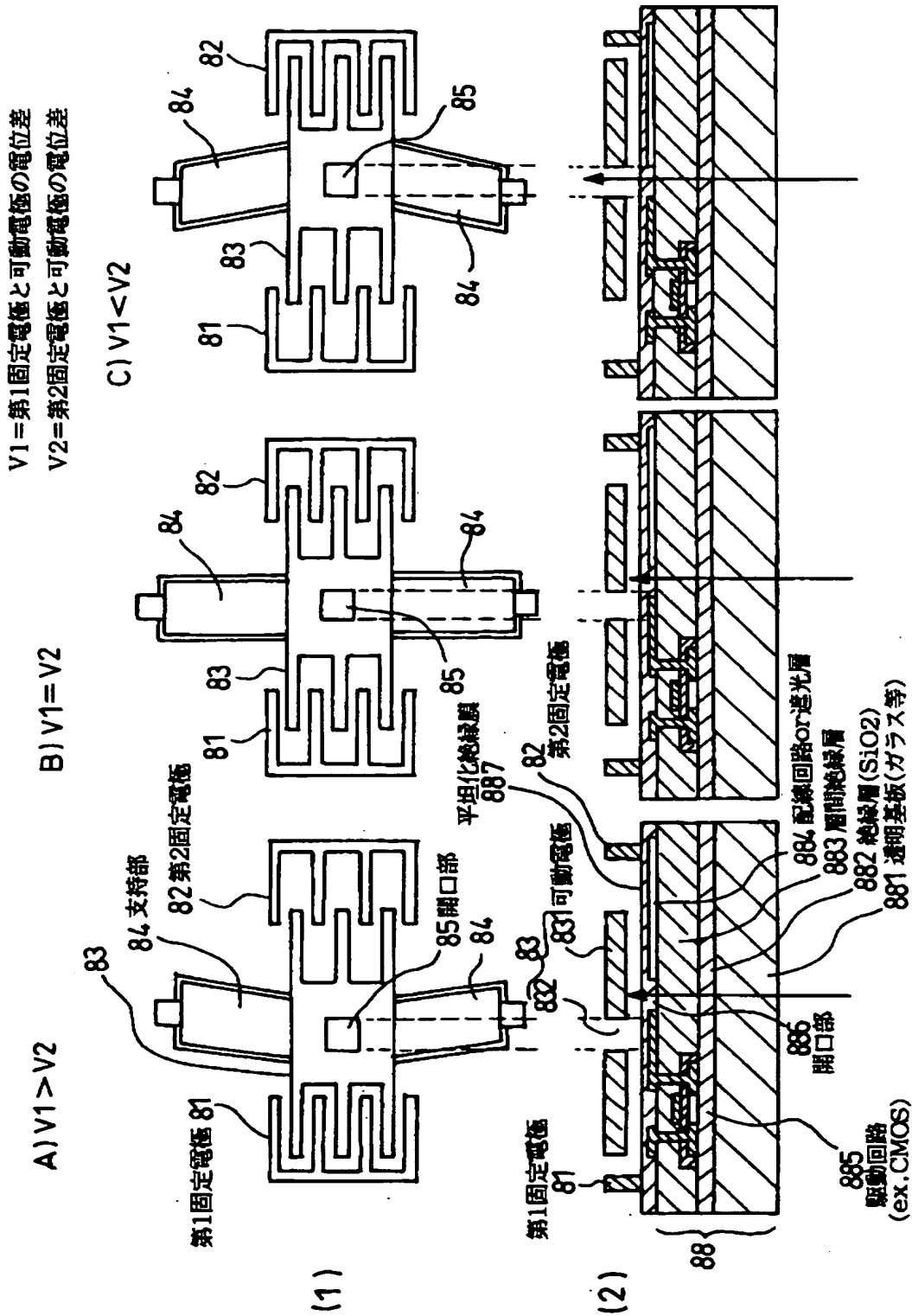
【図 6】



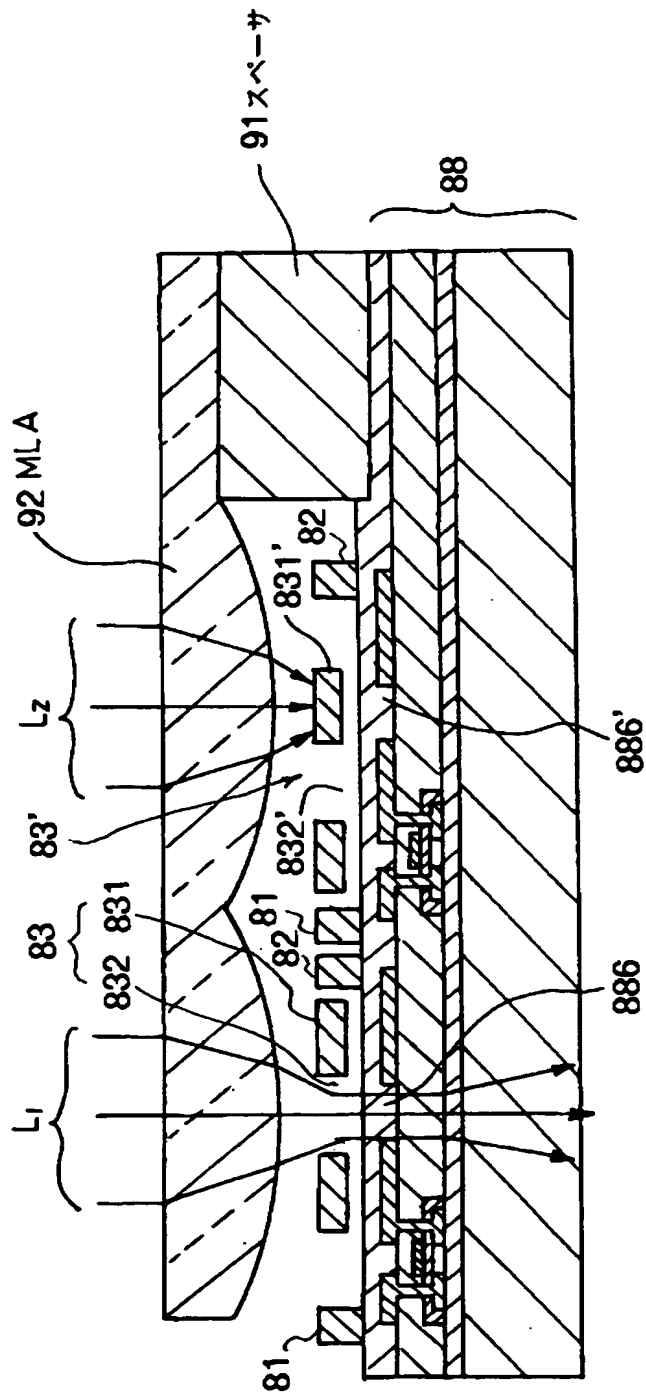
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 従来のような S i 基板（不透明基板）に貫通孔を設ける必要の無い、微細化および集積性に制限のない透過型光変調素子の製造方法を提供する。

【解決手段】 S O I 基板と絶縁層と第 2 シリコン層とから成る S O I 基板の上に、まず画素駆動回路を形成し、次に該画素駆動回路側を支持した状態で前記 S O I 基板を除去した後、ここに透明基板を接合し、前記画素駆動回路の上に M E M 光変調部を形成する。

【選択図】 図 1

特願 2003-146560

出願人履歴情報

識別番号 [000005201]

1. 変更年月日	1990年 8月14日
[変更理由]	新規登録
住 所	神奈川県南足柄市中沼210番地
氏 名	富士写真フイルム株式会社

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.